

DATA TRANSMISSION SYSTEM**Publication number:** JP56104561**Publication date:** 1981-08-20**Inventor:** MIYAZAKI SEIICHI**Applicant:** MIYAZAKI SEIICHI**Classification:**

- international: H04M11/06; H04B3/00; H04B3/44; H04L25/02;
H04L25/38; H04M19/00; H04M11/06; H04B3/00;
H04B3/02; H04L25/02; H04L25/38; H04M19/00; (IPC1-
7): H04B3/00; H04L11/00; H04L25/00; H04M11/04;
H04M19/00

- European: H04B3/44

Application number: JP19800006847 19800125**Priority number(s):** JP19800006847 19800125

Report a data error here

Abstract of JP56104561

PURPOSE: To feed operating power and transmit the information signal simultaneously with a cheap constitution, by causing the slave station to separate and take out power and the information signal by the turn-on and off signal based on the information signal transmitted from the master station.

CONSTITUTION: When the digital information signal is applied to terminal (a) of master station 10, this signal is sent to switching circuit 12. Since the power source voltage is applied to terminal (b) of this circuit 12, circuit 12 turns on or off the power source voltage according to the information signal and outputs it. The output of master station 10 is transmitted to slave station 14 through transmission line 13. Slave station 14 smoothes this signal through smoothing circuit 15 and takes out it from terminal (d) as operating power and utilizes it, and obtains the information signal through receiver 16 from terminal (c). By this system, the constitution for superposition and separation between operating power and the information signal is easy, and the cost required for this constitution is cheap.



Data supplied from the esp@cenet database - Worldwide

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭56—104561

⑬ Int. Cl.³
H 04 L 25/00
H 04 B 3/00
H 04 L 11/00
H 04 M 11/04
19/00

識別記号

庁内整理番号
7230—5K
7015—5K
7230—5K
6372—5K
8125—5K

⑭ 公開 昭和56年(1981)8月20日

発明の数 4
審査請求 有

(全 9 頁)

⑮ データ伝送方式

⑯ 特 願 昭55—6847

⑰ 出 願 昭55(1980)1月25日

⑱ 発 明 者 宮崎誠一

東京都渋谷区松濤2丁目7番2

号

⑲ 出 願 人 宮崎誠一

東京都渋谷区松濤2丁目7番2
号

⑳ 代 理 人 弁理士 山本恵一

明 細 書

1. 発明の名称

データ伝送方式

2. 特許請求の範囲

1) 信号伝送路を給電に利用するデータ伝送方式において、電源を情報信号に従ってオンオフして送出する手段を有する単一の主局と、該オンオフ信号を伝送する伝送路と、該オンオフ信号を平滑して動作電源を取り出す手段と上記情報信号を受信する手段とを有する複数の従局とからなり、各従局は上記伝送路に分岐されて設けられ上記取り出された動作電源により動作することを特徴とするデータ伝送方式。

2) 前記主局が正負の電源を有し、オンオフ信号が双磁性信号であるとき特許請求の範囲第1項のデータ伝送方式。

3) 信号伝送路を給電に利用するデータ伝送方式において、電源を情報信号に従ってオンオフして送出する手段と伝送されて来た別の情報信号を受信する手段とを有する単一の主局と、上記オン

オフ信号および別の情報信号を伝送する伝送路と、上記オンオフ信号を平滑して動作電源を取り出す手段と上記情報信号を受信する手段と更に上記別の情報信号を送出する手段とを有する複数の従局とからなり、各従局は上記伝送路に分岐されて設けられ上記取り出された動作電源により動作することを特徴とするデータ伝送方式。

4) 信号伝送路を給電に利用するデータ伝送方式において、電源をクロック信号に従ってオンオフして送出する手段と伝送されて来た情報信号を受信する手段とを有する単一の主局と、上記オンオフ信号および情報信号を伝送する伝送路と、上記オンオフ信号を平滑して動作電源を取り出す手段と上記クロック信号を受信し該クロック信号に基づき上記情報信号を送出する手段とを有する複数の従局とからなり、各従局は上記伝送路に分岐されて設けられ上記取り出された動作電源により動作することを特徴とするデータ伝送方式。

5) 前記複数の従局が、受信したクロック信号によりプリセットされ該プリセット値に対応する

(1)

(2)

クロック信号によりボロー信号を出力するカウンタと、該ボロー信号と伝送する情報信号との論理積を送出する手段とを有し、各従局が夫々異なるプリセット値をもつごととき特許請求の範囲第4項のデータ伝送方式。

6) 信号伝送路を給電に利用するデータ伝送方式において、電源をクロック信号に従つてオンオフして送出手段を有する単一の主局と、該オンオフ信号を平滑して動作電源を取り出す手段と上記クロック信号を受信し該クロック信号に基づき情報信号を送出手段とを有する第1の従局と、上記オンオフ信号を平滑して動作電源を取り出す手段と上記第1の従局の情報信号を受信する手段とを有する第2の従局と、上記オンオフ信号および情報信号を伝送する伝送路とからなり、上記第1の従局および第2の従局は上記伝送路に接続されて設けられ上記取り出された動作電源により動作することを特徴とするデータ伝送方式。

3. 発明の詳細な説明

本発明は一般にデータ伝送方式に関し、特に情

(3)

および分離するための構成に要する経費が極めて安価で、従つて比較的小規模の伝送システムにも適用可能であり、加えて単一の給電局から複数の受信局に動作電源を供給するに好適なデータ伝送方式を提供することにある。この目的を達成するための本発明の基本的な特徴は、伝送路を給電に利用するデータ伝送方式において、電源を情報信号又はクロック信号に従つてオンオフする単一の主局から、情報信号又はクロック信号と電源とが重畳された信号を伝送路に送出し、伝送路を介して得られるこの重畳信号を、伝送路に接続されて設けられた複数の従局において平滑して動作電源として利用すると共に、レシーバを介し情報信号又はクロック信号を受信するときデータ伝送方式にある。以下図面により実施例を説明する。

第2図は本発明によるデータ伝送方式の第1の実施例を示す。図中10は動作電源を供給する給電局(以下主局という)を示し、トランジスタを含むスイッチング回路12およびバッファ11を有する。主局10を流る伝送路13は、動作

(5)

報信号の伝送と同時に動作電源の給電を伝送路を介して行なうときデータ伝送方式に関する。

伝送路を動作電源の給電に利用する方式は、配線費の節約効果が大いなので、第1図に示すときシステムが従来から用いられている。第1図の従来例において、2は信号伝送部、3は給電部であり、信号伝送部2は高周波信号を出力し、給電部3は直流又は低周波信号を出力する。これらの出力は混合回路4を介して周波数多重化された後伝送路5に送出され、受信端では、伝送路5を介して伝送されて来た情報信号と動作電源とを分離回路6により周波数の差を利用して分離し、受信部8で信号伝送部7を駆動することによつて情報信号を受取る。しかしながらこのような従来方式では、情報信号と動作電源とを重畳し、および重畳した情報信号と動作電源とを分離するための構成に相当の経費を要し、従つてかなりの長距離伝送の場合を除き経済的效果が発揮されない。

本発明は以上のごとき観点に基づいてなされたもので、その目的は情報信号と動作電源の重畳お

(4)

電源および情報信号を受ける1又は複数の受信局14(以下従局という)に至る。本実施例においては簡単のため単一の従局として説明する。従局14はダイオードDおよびコンデンサCからなる平滑回路15を有すると共に、伝送路13に対して該平滑回路15と並列に挿入されるレシーバ16を有する。

第3図は本実施例におけるデジタル信号の伝送波形を示す図で、(a)は主局に印加されるデジタル信号、(b)は主局を介し伝送路に送出されたデジタル信号、(c)は従局において得られるデジタル信号を示す。

以上のごとき構成された本発明によるデータ伝送方式において、主局10の端子aに第3図の(a)に示すときデジタル化された情報信号を印加すれば、該信号はバッファ11を介してスイッチング回路12に送られる。一方、スイッチング回路12の端子bには電源電圧が印加されるので、スイッチング回路12は電源電圧をデジタル信号に従つてオンオフして出力する。該出力の波形

(6)

は第3図の(ロ)に示される。主局10の出力は伝送路13を介して従局14に送られる。従局14においては、平滑回路15を介して平滑し動作電源として端子dから取出しこれを利用すると共に、レシーバ16を介して第3図の(ハ)に示すとき情報信号を端子cから得る。

本発明のデータ伝送方式における伝送速度は、通常の伝送装置における条件のほか、主局10におけるトランジスタのオンオフ速度により決定されるが、アンペアオーダ以上の大電流でも1 μ S以下のスイッチング速度をもつスイッチングレギュレータ用トランジスタを容易に得ることができるので、伝送速度を100Kbit/S以上とすることも可能である。伝送速度が遅ければ、従局14のコンデンサCの容量は小さくて済むので、本発明の方式は低速伝送にも利用可能であるが、むしろ高速伝送に適する。

本発明のデータ伝送方式を長距離伝送に適用する場合などには、伝送路における電圧降下が問題となる。このような場合には、電源電圧の変動に

(7)

一状態の最大幅として半ビット幅が満足される。第4図の(ロ)は長短符号を反転した長短符号を示し、“1”が連続する最悪条件の場合にも、デューティは長符号(図の場合50%)、信号のロー状態の最大幅は長符号の長さ(図の場合半ビット幅)が満足され、かつRZ符号と異なりビットクロックを含む。第4図の(ハ)はバイフェイズ符号を示し、デューティは50%、信号のロー状態の最大幅は1ビットであり、かつビットクロックを含む。第4図の(ニ)はF/2F符号を示し、その性質はバイフェイズ符号と同様である。

第5図は本発明によるデータ伝送方式の第2の実施例を示すもので、その特徴は、主局10のスイッチング回路17を2個のトランジスタ Tr_1 および Tr_2 で構成し、デジタル化された情報信号をバッファ11aとインバータ11bを介して分岐し、トランジスタ Tr_1 および Tr_2 の夫々に印加することによつて電源電圧をオンオフすると共に、従局14の平滑回路15に電圧レギュレータRを挿入し、従局14における動作電源の安定化を図つた

(9)

耐えることのできる素子、例えばCMOSを従局における素子として使用すれば、従局において電圧レギュレータを用いる必要はない。特に、CMOSの場合、レシーバのスレッシュホールド電圧は電源電圧の約1/2となるので、従局における素子としてCMOSを用いることは有利である。すなわち、本発明のデータ伝送方式においては電源電圧と信号電圧とが本質的に連動しているので、伝送路における電圧降下によるノイズマージンの減少は最も少なくて済む。

次に、本発明によるデータ伝送方式において用いられる伝送符号について述べる。伝送符号は動作電源の供給も兼ねることから、(a)デューティが所定値以上あること、(b)伝送路上における信号のロー状態が一定時間以内であること、の2つの条件を満足しなければならない。第4図は上記条件(a)および(b)を満足する伝送符号を例示する。

第4図の(イ)はRZ(RETURN ZERO)符号を反転したRZ符号を示し、“1”が連続する最悪条件の場合にも、デューティは50%、信号のロ

(8)

ことにある。本実施例における動作は先の実施例と同様であるので説明を略す。なお、第2図と同符号のものは同一の動作をなすものとする。

第6図(ロ)は本発明によるデータ伝送方式の第3の実施例を示し、その特徴は伝送系を所望タイプアレンシヤルタイプに構成する点にある。すなわち、主局10の端子aに印加されたデジタル信号はバッファ11aを介してスイッチング回路18aに印加され、端子b₁から供給される電源がオンオフされて伝送路13aに送出される。他方、デジタル信号はインバータ11bを介して別のスイッチング回路18bに印加され、端子b₂から供給される電源がオンオフされて伝送路13bに送出される。伝送路13aおよび13bに送出された信号は、従局14の平滑回路15を介して動作電源として利用されると共に、レシーバ16'を介してデジタル信号が得られる。

本実施例はタイプアレンシヤルタイプの伝送系が一般的にもつ長所、すなわちノイズに強いので長距離伝送が有利となる利点がある。更に、本実

(10)

施例によれば従局で受ける信号に切れ目なくなるので、先の実施例で述べたとき伝送波形に対する制限はない。また、コンデンサの容量は、更に小さくて足りる。

第6図(b)はNRZ符号を例にとつた場合の本実施例における信号波形の状態を示すもので、(f)は伝送路13bにおける波形、(g)は伝送路13bにおける波形、(h)は従局において得られる波形を示す。第6図(b)の(f)から明らかなように電源の切れ目なくなる事がわかる。

第7図は本発明によるデータ伝送方式の第4の実施例を示し、その特徴は従局に土の動作電源を供給することにある。すなわち、主局10の端子aに印加されたデジタル信号はバッファ11を介しスイッチング回路19に印加され、端子e₁および別の端子e₂から該スイッチング回路19に夫々印加される土の電源がオンオフされて伝送路13に送出される。伝送路13に送出された信号は、双極性のオンオフ信号であり、従局14の整流平滑回路15aおよび15bを介して端子d₁およびd₂から

(11)

グ回路20'を介して伝送路13-2に送出され主局10に送られる。この信号は主局10におけるレシーバ16bを介して受け取られる。なお、伝送路13-3は共通線として用いられている。

本実施例によれば、伝送路における往と復とを別線にしたので、配線数は増大するが構成が簡単になる。なお、本実施例では復路13-2がオープンコレクタ方式となつてゐるが、これに限定されるものではない。しかし、これによれば復路13-2の電線が主局10の側で供給されるので、伝送路を介して送る電力が少なくてすむ利点がある。

第9図(a)は本発明によるデータ伝送方式の第6の実施例を示すもので、その特徴は、主局10と従局14とにおいて信号の双方向伝送を行なうと共に、その際、時分割多重化することにより伝送路を共用する点にある。すなわち、主局10の端子aに印加されたデジタル信号および端子bに印加された制御信号は、夫々バッファ11を介してスイッチング回路21に印加され、該スイッチング回路21の端子bから供給される電源がオン

(13)

ら土の動作電源が取り出されると共に、レシーバ16を介してデジタル信号が得られる。なお、本実施例においては、伝送符号として例えばバイフェイズ符号などのデューティが50%の符号を用いることが望ましい。ただし、+電源と-電源とで電力使用量が異なるときは、むしろ長短符号などのデューティが50%でない符号が有利な場合もある。

第8図は本発明によるデータ伝送方式の第5の実施例を示すもので、その特徴は主局10と従局14とにおいて信号の双方向伝送を行なう点にある。すなわち、主局10の端子aに印加されたデジタル信号はバッファ11を介してスイッチング回路20に印加され、端子bから供給される電源がオンオフされて伝送路13-1に送出され、従局14に送られる。従局14では伝送信号を平滑回路15を介し動作電源として利用すると共に、レシーバ16aを介しデジタル信号を得る。一方、従局14の端子gに印加されたデジタル信号は、従局14におけるバッファ11'およびスイッチン

(12)

グ回路21'を介して伝送路13に送出され、主局10に送られる。従局14から主局10への伝送時には、主局の制御信号をオン状態としてプルアップ抵抗をいかにして構成される。また、従局14から主局10への信号の伝送は、“1”のときスイッチング回路21'をオンにしてローレベルとし、“0”のときオフにしてハイレベルとする。

本実施例においても先に述べた種々の実施例と同様、主局10から従局14への伝送が動作電源の供給を兼ねるので、主局10から従局14への信号の伝送が長くとぎれることは望ましくない。そのため、主局10から従局14、従局14から主局10への夫々の信号は、ビット単位で交互に伝送される。第9図(b)は本実施例における伝送符号の一例で、(f)は主局から従局への伝送符号、(g)

(14)

は制御信号、 f は従局から主局への伝送符号を示す。

以上説明した各実施例においては簡単のため従局を単一のものとして説明したが、むしろ従局を複数として構成することが一般的に要望される。この場合複数の従局は、伝送路に分岐されて夫々設けられる。

第10図(a)は本発明によるデータ伝送方式の第7の実施例を示すもので、その特徴は従局から主局への単方向伝送において、主局から従局にクロック信号を伝送すると同時に従局に動作電源を供給することにある。第10図(b)はクロック信号を示し、これはビットクロック(短符号)とフレームクロック(長符号)とからなる。以下第10図(a)および第10図(b)に再び本実施例を説明する。

主局10の端子 i に印加される前述のクロック信号はバッファ11を介してスイッチング回路22に供給され、該スイッチング回路22の端子 l から供給される電源がオンオフされて、伝送路13に送出される。伝送路13には複数の従局が分岐

(15)

が駆動され、伝送路13'を介して主局10に伝送される。従つて、従局14は自己アドレスのタイミングでデジタル信号を送出することになる。主局10はレシーバ16bを介して端子 j にデジタル信号を得る。

前述した長符号判別器24は、抵抗 R とコンデンサ C とによる所望の遅延時間をもつデレイ回路とシュミットトリガ回路とによつて構成される。第10図(c)は長符号判別器による長符号検出の説明図で、(f)はデレイ回路に印加されるクロック信号、(g)はデレイ回路を通した後の波形、(h)はシュミットトリガ回路の出力波形を示す。

第11図は本発明によるデータ伝送方式の第8の実施例を示すもので、その特徴は、主局から従局にクロック信号を伝送すると同時に複数の従局に動作電源を供給することによつて従局相互間において情報伝送をなすことにある。

すなわち、主局10は、端子 i に印加されるクロック信号に従つて端子 l から供給される電源をオンオフし、該オンオフ信号を伝送路13に送出

(17)

されて設けられる。第10図(a)は従局が単一の場合を示しているが、これは説明を容易にするためである。各従局の構成は同一であるので、以下図示する従局14について説明する。

従局14における平滑回路15により伝送信号は平滑される。一方、レシーバ16aによりクロック信号が受信され、該クロック信号でプリセットカウンタ23がカウントダウンされる。クロック信号はまた、長符号判別器24に入力され、クロック信号の長符号のみが検出されてプリセットカウンタ23に印加される。これによりカウンタ23はプリセットされる。カウンタ23のプリセット値は当該従局14のアドレスをあらわし、従つて各従局において異なる値をとる。プリセットされたカウンタ23は、そのプリセット値に対応するクロック信号が与えられることにより、ボロー信号を出力する。このボロー信号はアンドゲート26の一方の入力となり、従局14の端子 k からデジタル信号が他方の入力として印加される。アンドゲート26の出力によりスイッチング回路22'

(16)

する。このオンオフ信号は前述した種々の実施例におけると同様に、第1の従局14および第2の従局14'の平滑回路15により平滑され各従局の動作電源として利用される。他方、各従局14および14'のレシーバ16aによりクロック信号が受信され、各従局14,14'のプリセットカウンタ23がカウントダウンされる。クロック信号はまた、各従局の長符号判別器24によつてクロック信号の長符号のみが検出されて各従局のカウンタ23に印加され、各カウンタ23はプリセットされる。この場合、第1の従局14と第2の従局14'のプリセット値は等しいものとする。第1の従局14のカウンタ23はそのプリセット値に対応するクロック信号が与えられることによりボロー信号を出力し、このボロー信号と第1の従局14の端子 k からの情報信号との論理積により、第1の従局14はスイッチング回路22'を駆動して、伝送路13'に情報信号を送出する。この情報信号は第2の従局14'のレシーバ16aを介しフリップフロップ回路28に印加される。フリップフロップ回路

(18)

28 の他方の入力、第2の従局14'のロー信号と第2の従局14'で受信されたクロック信号をインバータ27bを介し反転した信号とを入力とするアンド回路27aの出力で与えられる。前述したごとく各従局14と14'のプリセット値は一致している、第1の従局14から送出された情報信号は第2の従局14'のフリップフロップ回路28にラッチされることになり、第2の従局14'の端子mから、情報信号が得られる。なお、第10図(a)の同符号のものは同一物を示すものとする。

なお、第1の従局14からの情報送出の代りに主局10から情報を送出することもでき、従つて第7実施例と第8実施例とを組合せることによつて、任意間伝送すなわち主局と従局相互間および従局相互間の伝送が可能となる。

以上説明したごとく本発明によるデータ伝送方式によれば、情報信号と動作電源の重畳および分離するための構成が容易で、しかもその構成に要する経費は安価であり、従つて比較的小規模の伝送システムにも適用できると共に、単

(19)

一の主局から複数の従局に対する給電を容易かつ安価に行なうことができる。なお、本発明による伝送システムは、例えばビルの防犯、防災のように分散する情報を収集し、または逆に情報を分散するとき用途に用いることができる。

4. 図面の簡単な説明

第1図はデータ伝送方式の従来例、第2図は本発明によるデータ伝送方式の第1実施例、第3図は第1実施例におけるデジタル信号の伝送波形を示す図、第4図は伝送符号の具体例を示す図、第5図は本発明によるデータ伝送方式の第2実施例、第6図(a)は本発明によるデータ伝送方式の第3実施例、第6図(b)は第3実施例における信号波形の状態を示す図、第7図は本発明によるデータ伝送方式の第4実施例、第8図は本発明によるデータ伝送方式の第5実施例、第9図(a)は本発明によるデータ伝送方式の第6実施例、第9図(b)は第6実施例における伝送符号の一例、第10図(a)は本発明によるデータ伝送方式の第7実施例、第10図(b)はクロック信号を示す図、第10図(c)は長符

(20)

号判別器における長符号検出の説明図、第11図は本発明によるデータ伝送方式の第8実施例である。

10 ; 主局, 11, 11a ; パツファ,
11b, 27b ; インバータ,
12, 17, 18a, 18b, 19, 20, 20', 21, 21', 22, 22'
; スイッチング回路,
13, 13a, 13b, 13-1, 13-2, 13-3 ; 伝送路,
14, 14' ; 従局, 15, 15a, 15b ; 平滑回路,
16, 16', 16a, 16b, 16a' ; レシーバ,
23 ; プリセットカウンタ,
24 ; 長符号判別器, 26, 27a ; アンドゲート,
28 ; フリップフロップ回路。

特許出願人

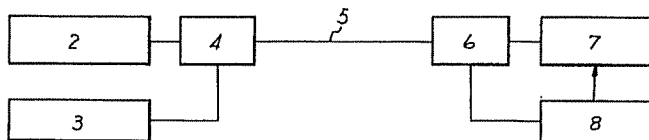
宮 崎 誠 一

特許出願代理人

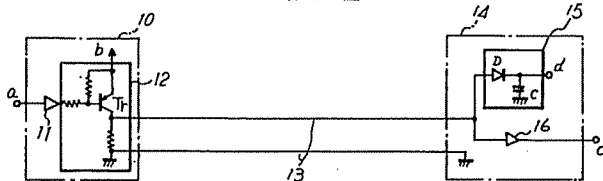
弁理士 山 本 恵 一

(21)

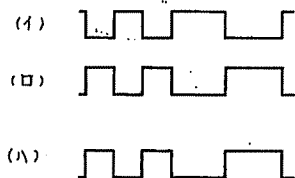
第1図



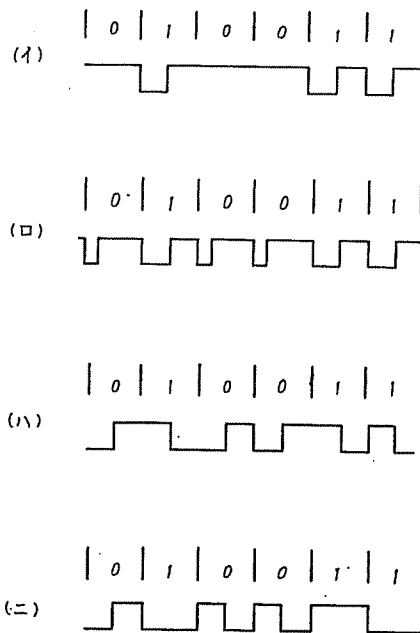
第2図



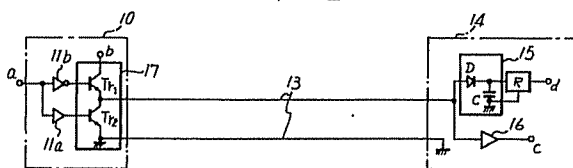
第3図



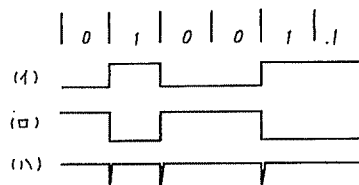
第4図



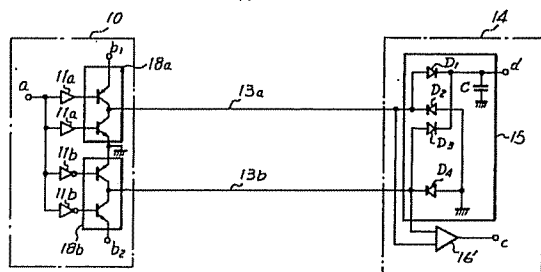
第5図



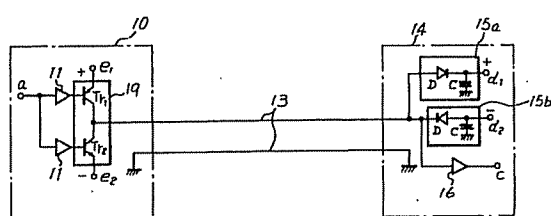
第6図 (b)



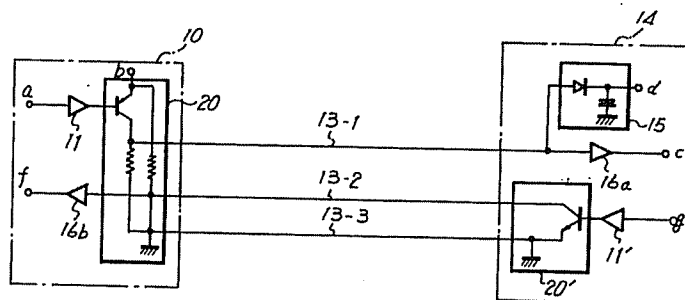
第6図 (a)



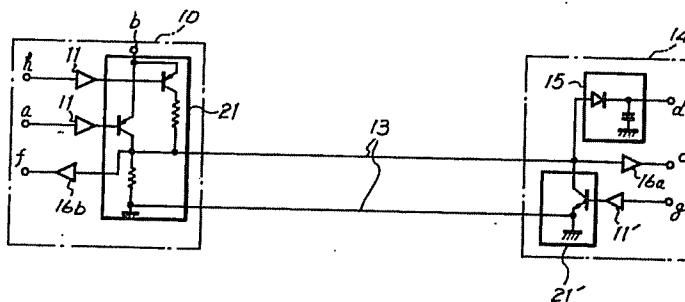
第7図



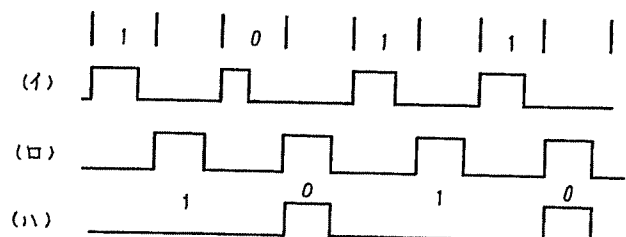
第 8 図



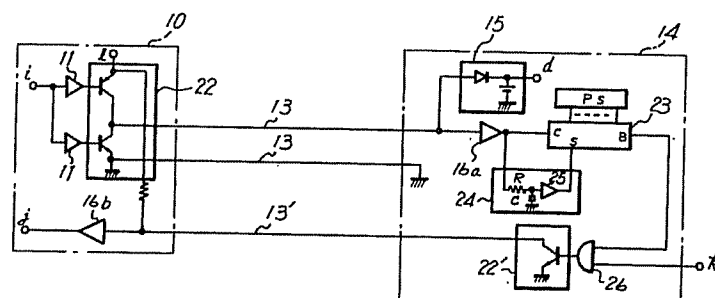
第 9 図 (a)



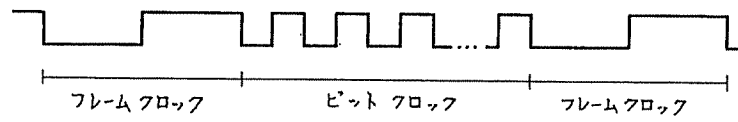
第 9 図 (b)



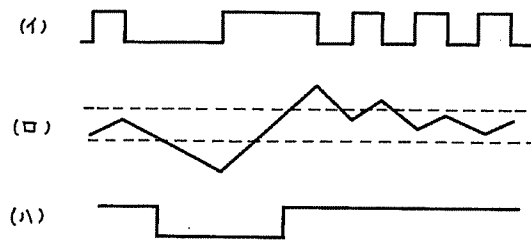
第 10 図 (a)



第10図 (b)



第10図 (c)



第11図

